

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

-2- (JAPIO)

AN - 85-042821

TI - MANUFACTURE OF SEMICONDUCTOR DEVICE

PA - (2000601) MITSUBISHI ELECTRIC CORP

IN - SATO, SHINICHI; SAKAEMORI, TAKANAO; ITAKURA, HIDEAKI; YONEDA, MASAHIRO;

MIYAKE, KUNIAKI; NAKAJIMA, MASAYUKI

PN - 85.03.07 J60042821 JP 60-42821

AP - 83.08.17 83JP-151281, 58-151281

SO - 85.07.13 SECT. E, SECTION NO. 328; VOL. 9, NO. 169, PG. 47.

IC - H01L-021/28; H01L-029/78

JC - 42.2 (ELECTRONICS--Solid State Components)

FKW - R004 (PLASMA); R044 (CHEMISTRY--Photosensitive Resins); R097 (ELECTRONIC MATERIALS--Metal Oxide Semiconductors, MOS)

AB - PURPOSE: To obtain the well-defined contact window without a step difference and to obtain the high-density and high-reliability device by a method wherein a contact hole forming part of an si substrate is covered with an Si(sub 3)N(sub 4) film and an SiO(sub 2) film and a PSG film are laminated, after which the PSG film is opened more widely than the Si(sub 3)N(sub 4) film and then the Si(sub 3)N(sub 4) film is removed.

CONSTITUTION: After forming a gate electrode 3, source and drain 4, an Si(sub 3)N(sub 4) film 11 is selectively arranged on a contact window part and the substrate is covered with a thermal oxidation film 5 and further a PSG film 6 is laminated by a CVD method. The PSG6 is removed

a CF(sub 4)-group isotropic plasma etching with using the resist mask 7 which is opened more widely than the Si(sub 3)N(sub 4) film 11 and the Si(sub 3)N(sub 4) film 11 is exposed. Next, the resist 7 is removed and the Si(sub 3)N(sub 4) film 11 is etched by the CF(sub 4)-group plasma to form the desired minute window 12. An Al wiring 8 is arranged there. In this constitution, a cross section of the contact window shows a shape without a step difference so that disconnection does not occur and a

good

ohmic contact can be obtained thereby offering the high-density and high-reliability device.

Selectively etch APSG

layer to both Si_3N_4 & SiO_2

layer on top of gate

electrode in

CF₄

plasma

isotropic

etch

using

patterning

resist

etch

mask

103-(1-9, 11, 13-15, 17)

⑥ Int. Cl.

H 01 L 21/28
29/78

識別記号

庁内整理番号

7538-5F
7377-5F

④ 公開 昭和60年(1985)3月7日

審査請求 未請求 発明の数 1 (全5頁)

⑧ 発明の名称 半導体装置の製造方法

⑨ 特 願 昭53-151281

⑩ 出 願 昭53(1953)8月17日

⑪ 発 明 者 佐 藤 真 一 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内
⑫ 発 明 者 柴 森 貴 尚 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内
⑬ 発 明 者 坂 倉 秀 明 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内
⑭ 発 明 者 小 川 昌 弘 伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内
⑮ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
⑯ 代 理 人 弁理士 大岩 増雄 外2名
最終頁に続く

明 記 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) トランジスタ、抵抗などの素子領域およびその分離層などを形成したシリコン半導体基板上に、同領域と内部配線との電気的接続を得るためのコンタクト孔を開口形成させる場合において、前記コンタクト孔形成部分に対応して選択的に耐酸化性絶縁膜を形成する工程と、この耐酸化性絶縁膜をマスクにして前記基板上にシリコン酸化膜からなる第1の絶縁膜を形成する工程と、ついでこの第1の絶縁膜上の全表面に第2の絶縁膜を形成する工程と、また写真製版技術によりこの第2の絶縁膜の所定耐酸化性絶縁膜対応部分に、この耐酸化性絶縁膜よりも大きい目のコンタクト孔を等方性エッチング法によりエッチング開口させる工程と、さらに前記耐酸化性絶縁膜をエッチング除去してコンタクト孔を開口形成する工程とを含むことを特徴とする半導体装置の製造方法。

(2) 耐酸化性絶縁膜がシリコン酸化膜であることとを特徴とする特許請求の範囲第1項記載の半導体装置の製造方法。

(3) 第2の絶縁膜が PSG (Phospho-Silicate Glass) 膜であることを特徴とする特許請求の範囲第1項または第2項記載の半導体装置の製造方法。

(4) 等方性エッチング法がフッ素系液式エッチングあるいは CF₄ 系プラズマエッチングであることを特徴とする特許請求の範囲第1項、第2項または第3項記載の半導体装置の製造方法。

3. 発明の詳述の説明

(発明の技術分野)

この発明は半導体装置の製造方法、特に高密度 LSI などにおける微細コンタクト孔の形成方法に関するものである。

(従来技術)

従来例によるこの種の微細コンタクト孔の形成方法の主要製造工程を順次に図1図4に示す。すなわち、この従来例方法では、まずシリ

コンパネ体基板(1)上に電子陽分離酸化膜(2)を形成してから、多結晶シリコンによるゲート電極(3)および基板(1)とは逆導電形の不純物拡散によつて導電領域となるソース、ドレイン領域(4)をそれぞれに形成する(第1図(a))。ついでこれらの全表面上を覆つて約1,000 Å程度の厚さでシリコン酸化膜による絶縁膜(5)を形成したのち、例えば PSG (Phospho Silicate Glass) 膜などによる絶縁膜(6)を、0.5 ~ 1.0 μm 程度の厚さに CVD (Chemical Vapor Deposition) 法によつて形成する(第1図(b))。次に公知の写真製版技術により、所望のコンタクト孔形成位置を除く部分をホトレジスト膜(7)で覆い、このホトレジスト膜(7)をマスクにして前記各絶縁膜(5)、(6)をそれぞれにエッチング除去するのである(第1図(c))。

ここでこの従来例方法の場合、2 ~ 3 μm 以下の微細なコンタクト孔を形成しようとするときには、フッ酸系湿式エッチングあるいは CF₄ 系等方性プラズマエッチングなどの化学反応を利用する方法に代つて、異方性エッチングと呼ばれる物

理のエッチング方法が利用されるが、この異方性エッチングではエッチング後の断面形状が急峻になつて、第1図(d)にみられるように、次工程で形成される A₁ などによる内部配線(8)が、コンタクト孔の側面部分において厚くなつたり、断絶を生じたりして、歩留り、信頼性上の問題となつており、またこの偏理のエッチング方法ではイオンなどによるシリコン半導体基板(1)上へのアタックによつて、A₁ 配線(8)と同半導体基板(1)との界面(9)にダメージが現れたり、あるいは基板が損り込まれたりして、良好なオーミックコンタクトの形成が妨げられるなどの欠点を有して好ましくないものであつた。

〔発明の概要〕

この発明は従来方法のこのような欠点を鑑み、コンタクト孔形成部分に対応して、選択的に耐酸化性絶縁膜を形成させ、この耐酸化性絶縁膜をマスクにして第1の絶縁膜、さらにこれらの上に第2の絶縁膜をそれぞれに形成させ、かつこの第2の絶縁膜の耐酸化性絶縁膜対応部分を、より大き

目に等方性エッチングによりエッチング除去するようにして所望の微細なコンタクト孔を得るものである。

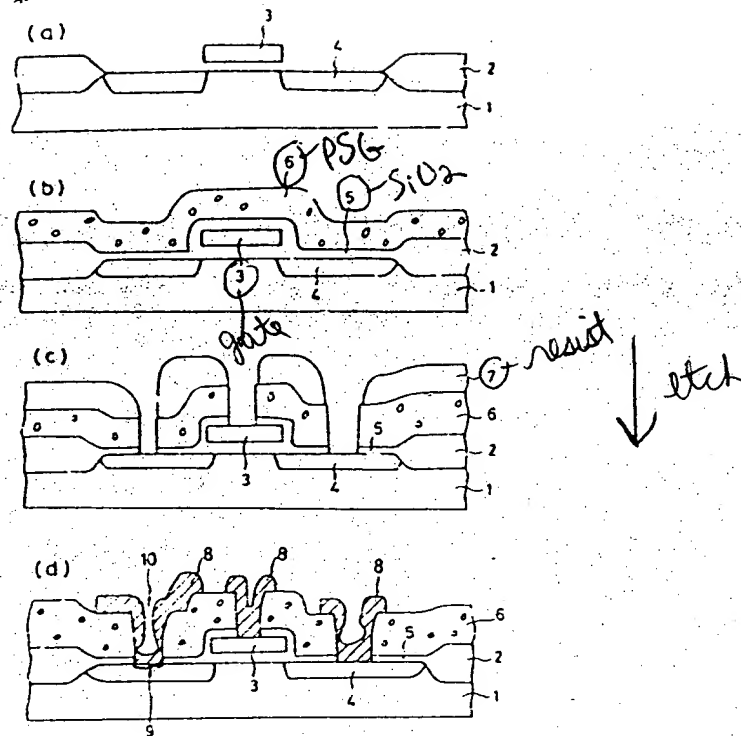
〔発明の実施例〕

以下、この発明の一実施例方法につき、第2図(a)ないし(d)を参照して詳細に説明する。

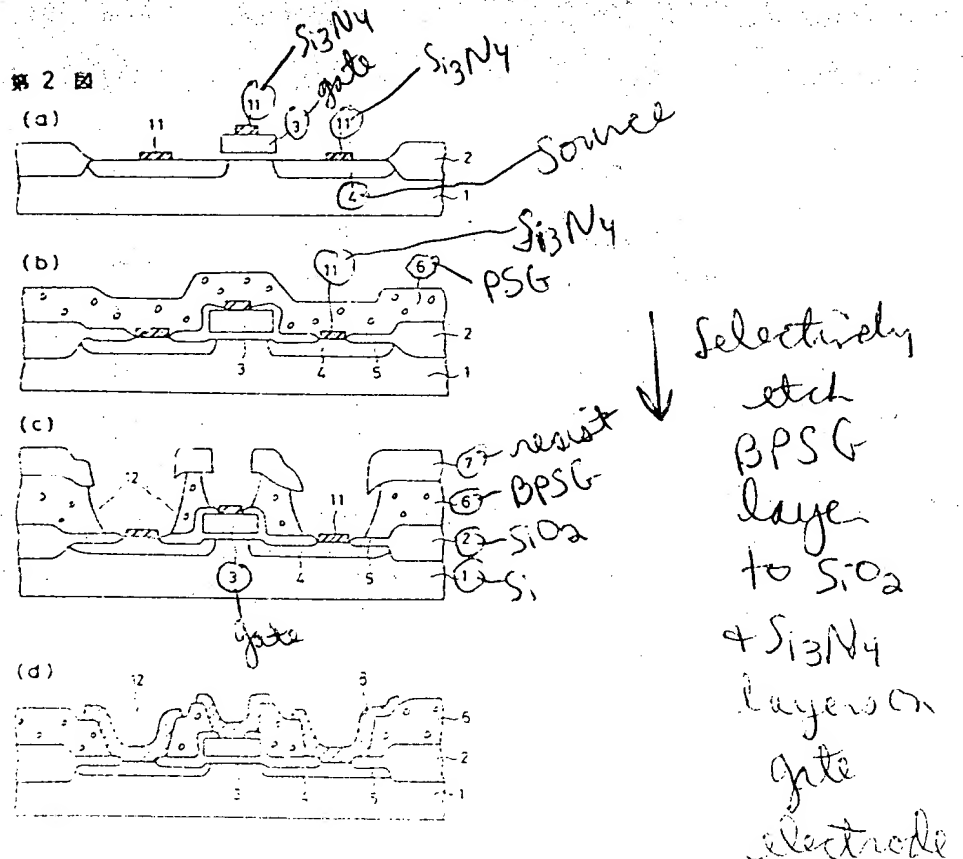
この第2図(a)ないし(d)実施例方法において前記第1図(a)ないし(d)従来例方法と同一符号は同一または相当部分を示しており、この実施例方法ではまず前記従来例方法と同様にゲート電極(3)およびソース、ドレイン領域(4)を形成したのち、これらの各領域と内部配線との電気的接続を得るためのコンタクト孔開口部分に対応して、選択的にシリコン酸化膜からなる耐酸化性絶縁膜(11)をそれぞれに公知の方法によつて形成する(第2図(a))。ついでこれらの全表面を覆つて、絶縁化により 0.1 ~ 0.2 μm 程度の厚さのシリコン酸化膜からなる第1の絶縁膜(5)を形成したのち、これらの全表面に 0.5 ~ 1.0 μm 程度の厚さの CVD 膜を成長させて第2の絶縁膜(6)とする(第2図(b))。従

いて公知の写真製版技術により、前記コンタクト孔開口位置を除く部分を、同開口、つまり前記耐酸化性絶縁膜(11)の大きさよりも幾分大きくするようにしてホトレジスト膜(7)で覆つたのち、このホトレジスト膜(7)をマスクにしてフッ酸系湿式エッチング法あるいは CF₄ 系等方性プラズマエッチング法により、前記第2の絶縁膜(6)をエッチング除去する(第2図(c))。ここでこのエッチングに際して、これらの化学反応を利用したエッチング方法の場合には、前記第1の絶縁膜(5)と第2の絶縁膜(6)とはおおよそ 4 ~ 5 倍程度までのエッチング速度の相違があるために、耐酸化性絶縁膜(11)の表面が露出した時点をエッチング終了時点としても、この耐酸化性絶縁膜(11)がエッチングされずに残ることになる。そしてその後マスクとしてのホトレジスト膜(7)の除去と、これに残るところのリン酸あるいは CF₄ 系プラズマ中の化学反応による耐酸化性絶縁膜(11)のエッチング除去により、所望の微細なコンタクト孔(12)を開孔形成し、この部分に所期の A₁ などによ

第 1 圖



第 2 圖



第1頁の続き

発 明 者	三 宅	邦 明	伊丹市瑞原4丁目1番地	三菱電機株式会社エル・エス・
			アイ研究所内	
発 明 者	中 島	真 之	伊丹市瑞原4丁目1番地	三菱電機株式会社エル・エス・
			アイ研究所内	

8,749